



LV1000

Bi-CMOS LSI

*ドルビーサラウンドパッシブデコーダ

製品規格

LV1000はドルビーサラウンドシステムのパッシブデコーダ用ICで、固定マトリクス、変形ドルビーBタイプノイズリダクション、7kHzローパスフィルタ および オーディオディレイ等ドルビーサラウンドパッシブデコーダに必要な全ての機能を内蔵している。LV1000ではオーディオディレイとして、タイムリンクデジタルディレイシステムを採用している。ドルビーサラウンドパッシブデコーダはLV1000とメモリICを組み合わせるだけで構成することができ、さらに、ドルビープロロジックサラウンドマトリクスデコーダLA2770と組み合わせることによってドルビープロロジックサラウンドシステムを簡単に構成することができる。

機能

- ドルビーサラウンドパッシブデコーダの全機能。

タイムリンクデジタルディレイ、変形ドルビーBタイプノイズリダクション、7kHz ローパスフィルタ、固定マトリクス

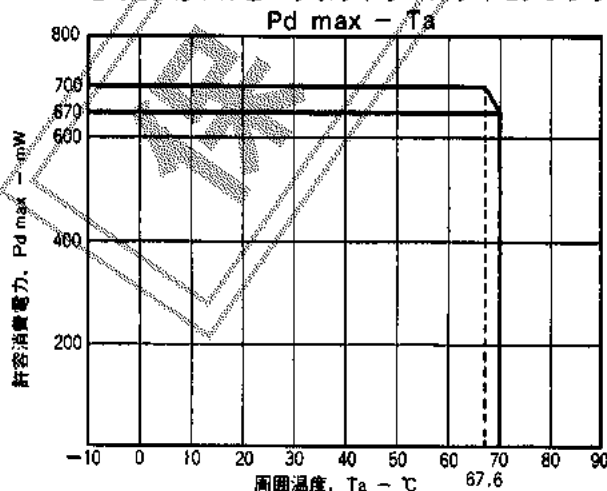
- ディレイタイム可変。
- 疑似サラウンド対応。
- 出力ミュート回路内蔵。
- VDD用5V電源内蔵。

特長

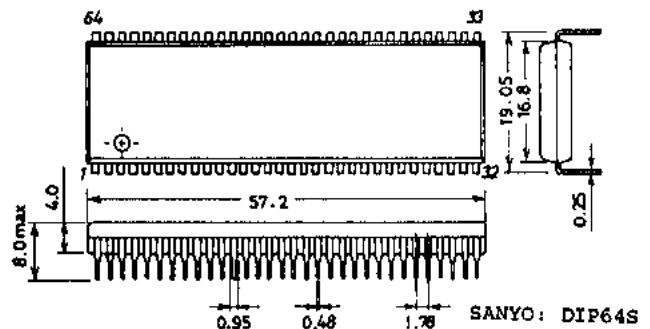
- ドルビーサラウンドパッシブデコーダを簡単に構成できる。
- 高性能オーディオディレイ内蔵。
- オーディオディレイ部は、遅延時間を0.5 μ sステップで設定できる。
 - 最大 30ms (64K DRAM 使用時)
 - 最大 130ms (256K DRAM 使用時)
- オーディオディレイ部は、単独で使用可能。
- LA2770との組み合わせが容易である。
- 外形は、DIP-64Sである。
- QFPタイプとしてLV1001Mも用意されている (QFP-64E)。

注：*ドルビー および ダブルD記号はドルビーラポラトリーズライセンシングコーポレーションの登録商標である。

*このLSIはドルビーラポラトリーズライセンシングコーポレーションのライセンシーのみ使用できる。



外形図 3071-D6410
(unit: mm)



※これらの仕様は、改良などのため変更することがあります。

LV1000

最大定格 / Ta=25℃

最大電源電圧	Vcc max	14	V
許容消費電力	Pd max	700	mW
動作周囲温度	Topg	-10~+70	℃
保存周囲温度	Tstg	-40~+125	℃

動作条件 / Ta=25℃

推奨電源電圧	Vcc	12	V
動作電源電圧範囲	Vcc op	8~13	V
基準電圧	Vr	300	mVrms

動作特性 / Ta=25℃, Vcc=12V, Vi=300mV=0 dB, 1 kHz

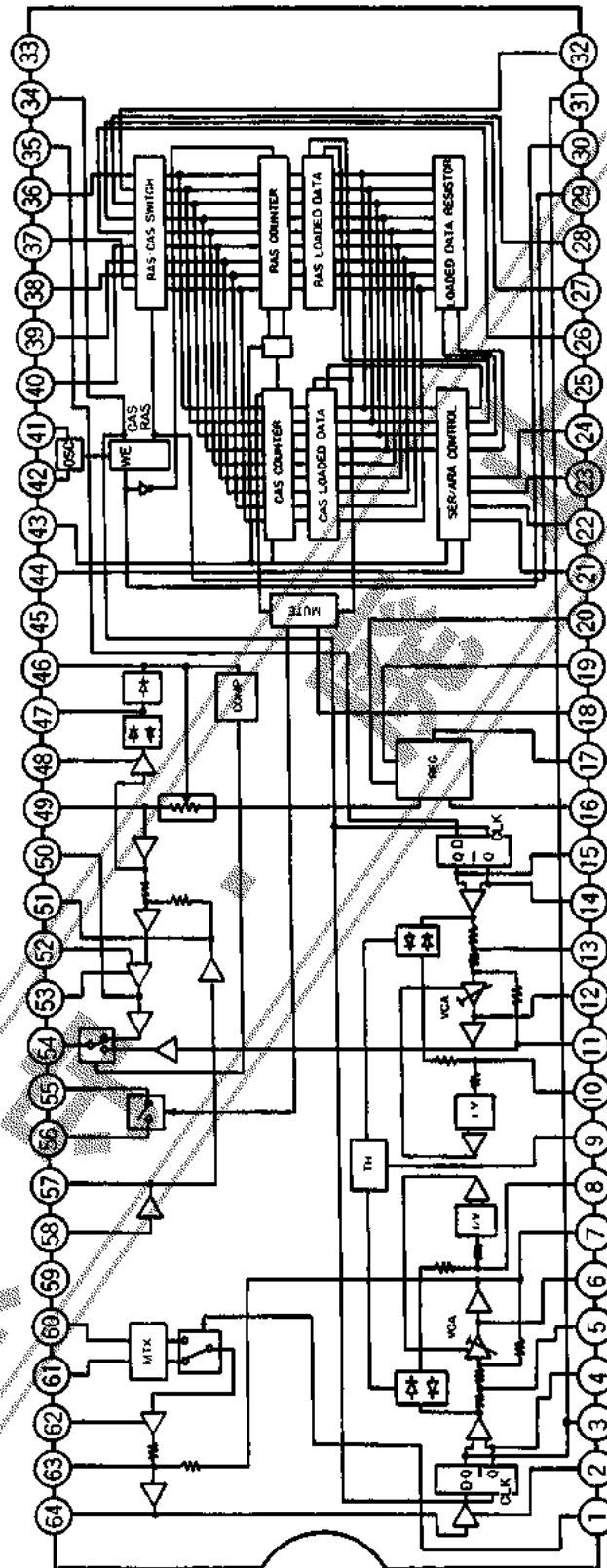
		min	typ	max	unit
無信号電流	Icco		40	50	mA
シグナルハンドリング	SH1	Vcc=12V, f=1 kHz, THD=1 %	19		dB
シグナルハンドリング	SH2	Vcc=9 V, f=1 kHz, THD=3 %	15		dB
シグナルハンドリング	SH3	Vcc=8 V, f=1 kHz, THD=3 %	10		dB
信号対雑音比(ディレイ)	S/N1	CCIR/ARM weighting	70	77	dB
(NR)	S/N2	CCIR/ARM weighting	70	76	dB
出力レベル偏差(ディレイ)	Vo		0		dB
ひずみ率(ディレイ)	THD1		0.2	0.7	%
(NR)	THD2		0.02	0.1	%
NR周波数特性	0 dB, f=1 kHz	-1.5	0.0	1.5	dB
	-20dB, f=1 kHz	-24.0	-22.5	-21.0	dB
	0 dB, f=5 kHz	-1.5	0.0	1.5	dB
	-20dB, f=5 kHz	-23.3	-21.8	-20.3	dB
	-40dB, f=5 kHz	-46.8	-45.3	-43.8	dB
ミュートスイッチスレッシュホールド	18ピン		0.3Vcc		V
マトリクスモードスイッチ	1ピン		0.3Vcc		V
スレッシュホールド					
システムスイッチスレッシュホールド	46ピン			1	V
Sクロックサイクルタイム	tCY		1		μs
Sクロック低レベル幅	tCKL		200		ns
Sクロック高レベル幅	tCKH		200		ns
Sデータセットアップ時間	tSDS		200		ns
Sデータホールド時間	tSDH		200		ns
SRASパルス幅	tSTM		200		ns
SCASパルス幅	tSTW		200		ns
SRAS・Sクロック遅延時間	tSTH		200		ns
SCAS・Sクロック遅延時間	tSTH		200		ns
入力 "H" レベル電圧	V _{IH}	3.5		5.5	V
入力 "L" レベル電圧	V _{IL}	0		1.5	V

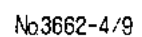
特に指定のない場合、400~30kHz BPFを使用。

水晶発振子は許容周波数偏差、周波数温度特性が±50ppm以内のものを使用すること。

相当品としてキンセキ(株)HC-49/U-S、8000kHzを推奨する。

等価回路ブロック図





ピン機能説明

ピン番号	機 能 説 明
1	ディレイ入力信号切換えスイッチ (L+R/L-R)
2	コンパレータ電源のフィルタ
3、15	検波入力フィルタ
4、14	検波入力フィルタ
5、13	プリエンファシス用コンデンサ
6、12	スライディングバンドフィルタ用コンデンサ
7	スライディングバンドフィルタ用コンデンサ および ローカルデコーダ出力
8、10	検波出力平滑用コンデンサ
9	動作スレッシュホールド電圧デカップ用コンデンサ
11	スライディングバンドフィルタ用コンデンサ および ディレイ出力
16	基準電圧 ($1/2 V_{CC}$) 1 次側
17	基準電圧 ($1/2 V_{CC}$) 2 次側
18	ミュート制御入力端子
19	VCC
20	VDD 用出力
21	シリアル入力でのクロック、パラレル入力でのデータ入力
22	シリアル入力でのデータ、パラレル入力でのデータ入力
23	シリアル入力でのカラムアドレス選択、パラレル入力でのデータ入力
24	シリアル入力でのロー アドレス選択、パラレル入力でのデータ入力
25	VDD
26~40	メモリと IC との接続
33	VSS
41	発振回路用水晶発振子
42	発振回路用水晶発振子
43	ロングモード および ショートモード切換え
44	シリアル入力 および パラレル入力切換え
45	テストモード用端子。通常はオープン または VSS で使用。
46	NR 平滑用コンデンサ
47	NR 平滑用コンデンサ
48	コントロールアンプ周波数特性用コンデンサ
49	バリアブルレジスタ入力
50	NR 出力
51	7 kHz ローパスフィルタ出力
52	NR 入力
53	デカップル用コンデンサ
54	ディレイ出力 および NR 出力
55	ミュート回路入力
56	ミュート回路出力
57	7 kHz フィルタ出力
58	7 kHz フィルタ入力
59	GND
60	R チャネル入力
61	L チャネル入力
62	マトリクス出力デカップルコンデンサ
63	ノイズシェーピング および ディレイ入力
64	ノイズシェーピング出力

機能動作説明

固定マトリクス

61ピンにLチャンネルを、60ピンにRチャンネルを入力する。1ピンをオープンにすると、L-R信号がディレイ回路に入力され、GNDにすると、L+R信号がディレイ回路に入力される。

ミュートスイッチ

ミュート回路の制御は18ピンをGNDにするとミュートが働く。さらに、シリアル入力モードで、ディレイ時間の設定を変える場合に自動的にミュートが働く。

システムスイッチ

46ピンをオープンにすると、ディレイ信号は7kHzローパスフィルタとNRを通過して、54ピンから出力される。46ピンをGNDにすると、ディレイ信号をローパスフィルタやNR回路を通さず、直接54ピンから出力することができる。また、46ピンに10kΩを通してVccに接続するとNR回路がオフとなるのでディレイ回路と7kHzローパスフィルタのみを使用することもできる。

ディレイタイムの設定条件

ディレイタイムは21～24ピン および 43、44ピンを使用して次のように設定できる。

43ピンの状態

"H" または オープン ショートモードとなり最大遅延時間は約30msになる。

"L" または GND ロングモードとなり256K DRAMを使用すると最大遅延時間は 約130msになる。

44ピンの状態

このピンは21～24ピンの入力条件を制御する。

"H" または オープン：パラレル入力モードになり、4ビットのパラレルデータで遅延時間を設定できる。このモードでは遅延時間の設定幅がショートモードで2ms刻み、ロングモードで8ms刻みになる。

"L" または GND：シリアル入力モードになり、8ビット語長(ショートモード)または9ビット語長(ロングモード)のシリアルデータで遅延時間を設定できる。このモードでは遅延時間の設定幅が0.5μs刻みになる。

ディレイタイムの設定方法

LV1000では遅延時間を設定するためにショートモードでは16ビット、ロングモードでは18ビットのカウンタを使用している。カウンタ値がオーバフローするとユーザで指定したカウンタ値まで戻ること繰り返すことによってメモリのアドレスを繰り返しアクセスする。この指定したカウンタ値によって遅延時間を自由に設定することができる。指定方法には次の2種類がある。

シリアルモード

21ピンにクロックを入力し、これに同期して22ピンにアドレスのデータを上位ビットからシリアルに入力する。内部では9ビットのシフトレジスタが22ピンから入力したデータを保持し、これをカラムアドレスストロープ用データラッチに送る。ローアドレスストロープ用データラッチに送るかを選択するために23(CAS)、24(RAS)ピンを制御する。ディレイタイムは入力したアドレスデータからFFFF(ショートモードのとき)までカウンタがカウントするまでの時間で決定される。カウンタの動作クロックは2MHzなので、最小ステップは500nsになる。

たとえば、ディレイタイムを20msに設定する場合は、

$$20\text{ms} \div 0.5\mu\text{s} = 40000 = 9C40(\text{HEX})$$

$$\text{FFFF} - 9C40 + 0001 = 63C0$$

したがって、63C0のカウント値を指定すれば20msのディレイタイムが得られる。

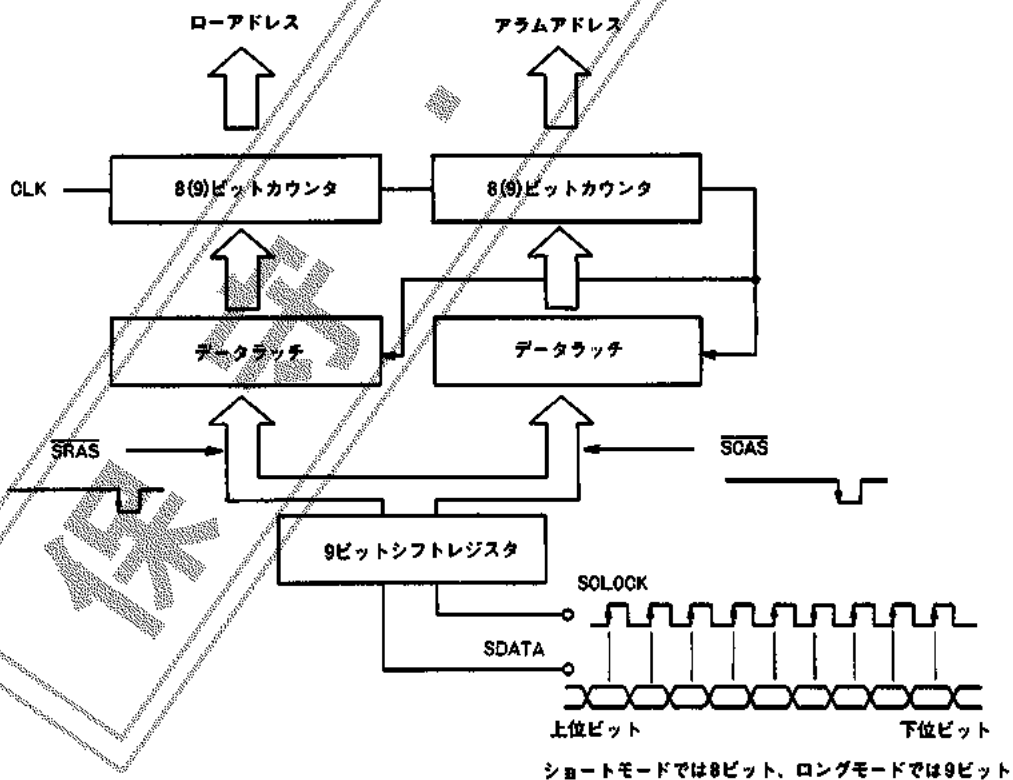
パラレルモード

21～24ピンは21ピンを上位ビット、24ピンを下位ビットとしてパラレルデータを入力することができる。これらはアドレスカウンタの上位4ビットの値を指定することができ、ショートモードでは2ms刻み、ロングモードでは8ms刻みでディレイタイムを変えることができる。また、21～24ピン および 43ピンを全てオープンにした場合、自動的に遅延時間はショートモードで約20ms、ロングモードで約30msになるように設定される。21～24ピンは21ピンがS8、22ピンがS4、23ピンがS2、24ピンがS1に対応し、S8～S1の設定と遅延時間は次の表のようになる。

パラレルデータと遅延時間の関係

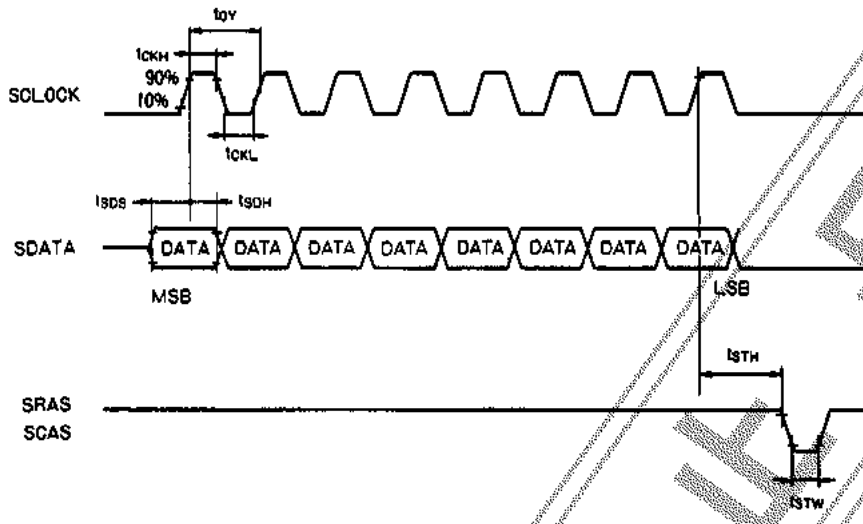
S8	S4	S2	S1	SHORT MODE	LONG MODE
0	0	0	0	20.4ms	32.8ms
0	0	0	1	30.7ms	122.9ms
0	0	1	0	28.7ms	114.7ms
0	0	1	1	26.6ms	106.5ms
0	1	0	0	24.6ms	98.3ms
0	1	0	1	22.5ms	90.1ms
0	1	1	0	20.5ms	81.9ms
0	1	1	1	18.4ms	73.7ms
1	0	0	0	16.4ms	65.5ms
1	0	0	1	14.3ms	57.3ms
1	0	1	0	12.3ms	49.2ms
1	0	1	1	10.2ms	41.0ms
1	1	0	0	8.2ms	32.8ms
1	1	0	1	6.1ms	24.6ms
1	1	1	0	4.1ms	16.4ms
1	1	1	1	2.0ms	8.2ms

シリアルモード入力データフォーマット

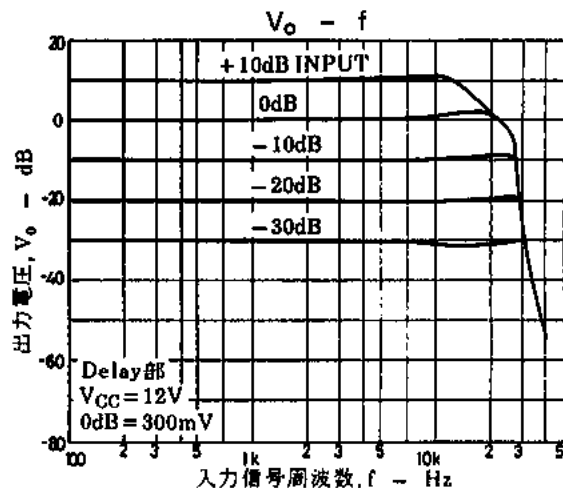
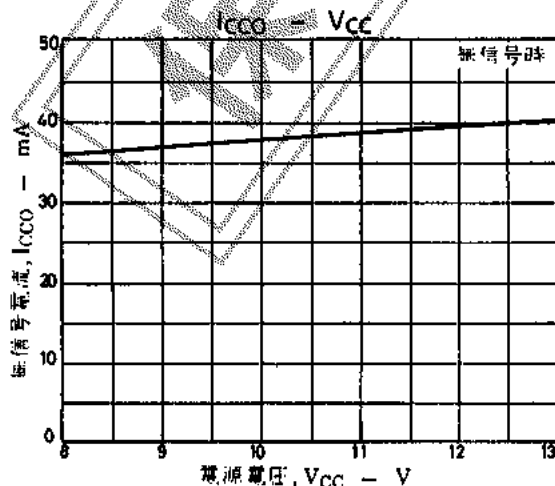


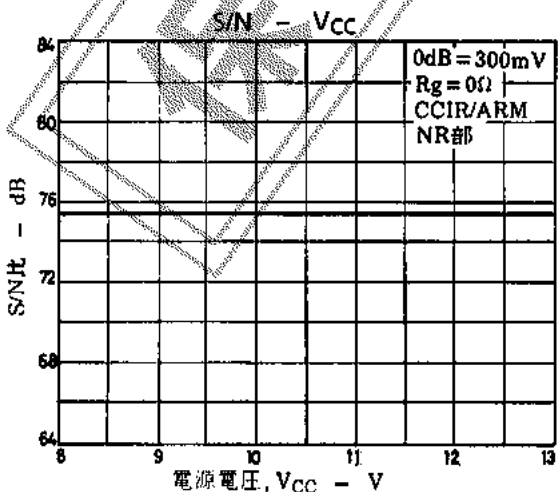
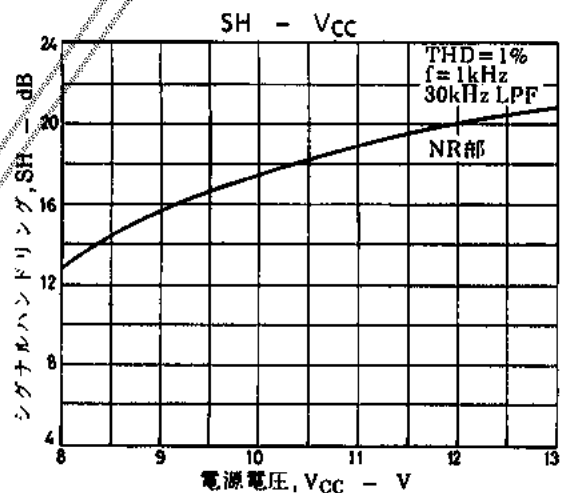
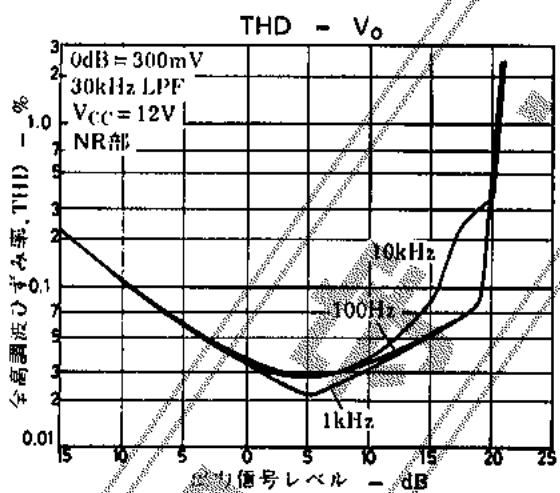
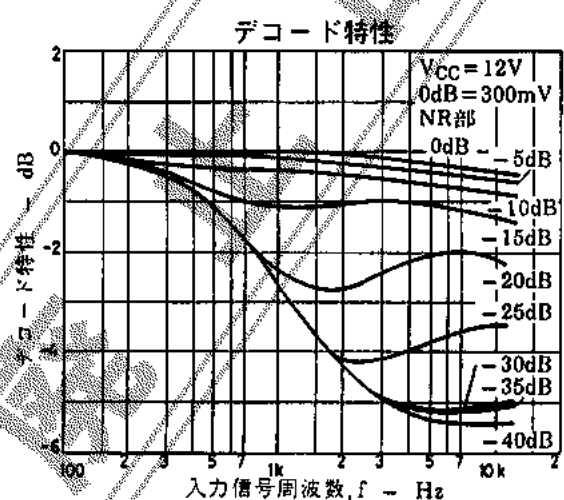
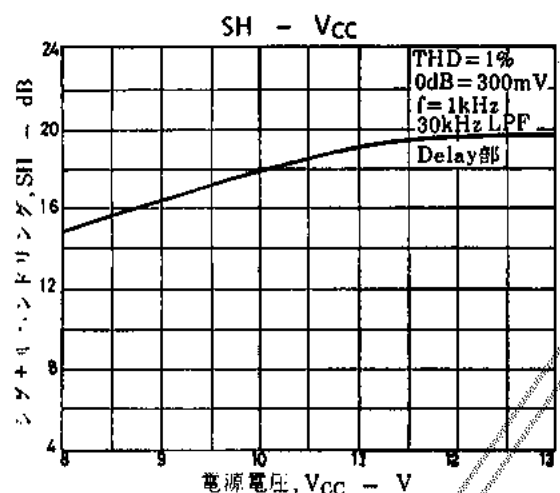
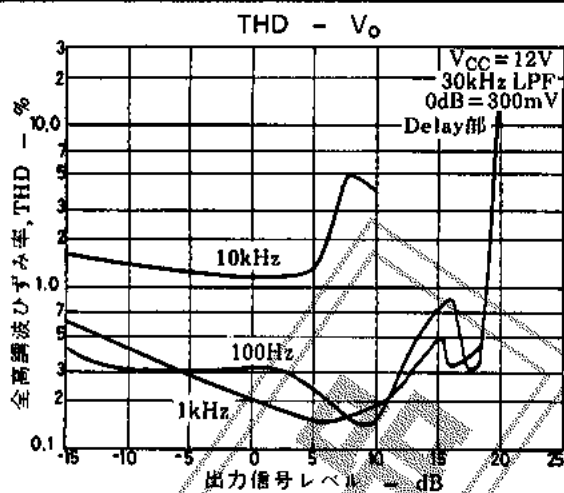
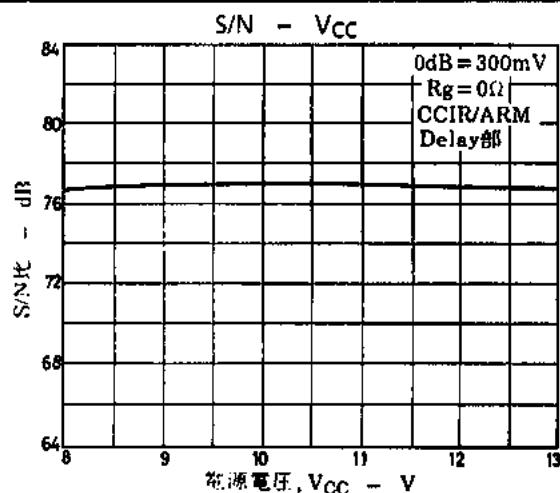
入力アドレスポートタイミング

SHORTモードの場合



ショートモードでは上図のタイミングで遅延時間を設定する。SDATAに入力したデータはSCLOCKの立ち上がりのタイミングで読み込まれる。このデータをローアドレスストローブ用データラッチに送るか、カラムアドレスストローブ用データラッチに送るかをSRAS、SCASで制御する。SRAS、SCASは立ち下がり動作する。遅延時間の設定を変えると、それまでアクセスしていなかったメモリのデータを読みに行く場合が発生する。そのためSRAS または SCASを制御した直後にミュート回路(55ピン入力、56ピン出力)でミュートをかけることができる。ミュート時間はその時に設定された遅延時間分になる(シリアル入力モードのみ。パラレル入力モードの場合は、18ピンのミュート制御端子でミュートを働かせること)。ロングモードの場合は、入力するデータ数が9個になり、設定方法は全く同じになる。





この資料の情報(掲載回路および回路定数を含む)は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。

本書記載製品が、外国為替および外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づき輸出許可が必要です。

Information (including circuit diagrams and circuit parameters) herein is for example only; it is not guaranteed for volume production. SANYO believes information herein is accurate and reliable, but no guarantees are made or implied regarding its use or any infringements of intellectual property rights or other rights of third parties.