



4ビットマイクロコンピュータ

WSM5K6

進展産業株式会社

SHINTEN SANGYO CO.,LTD.

概要

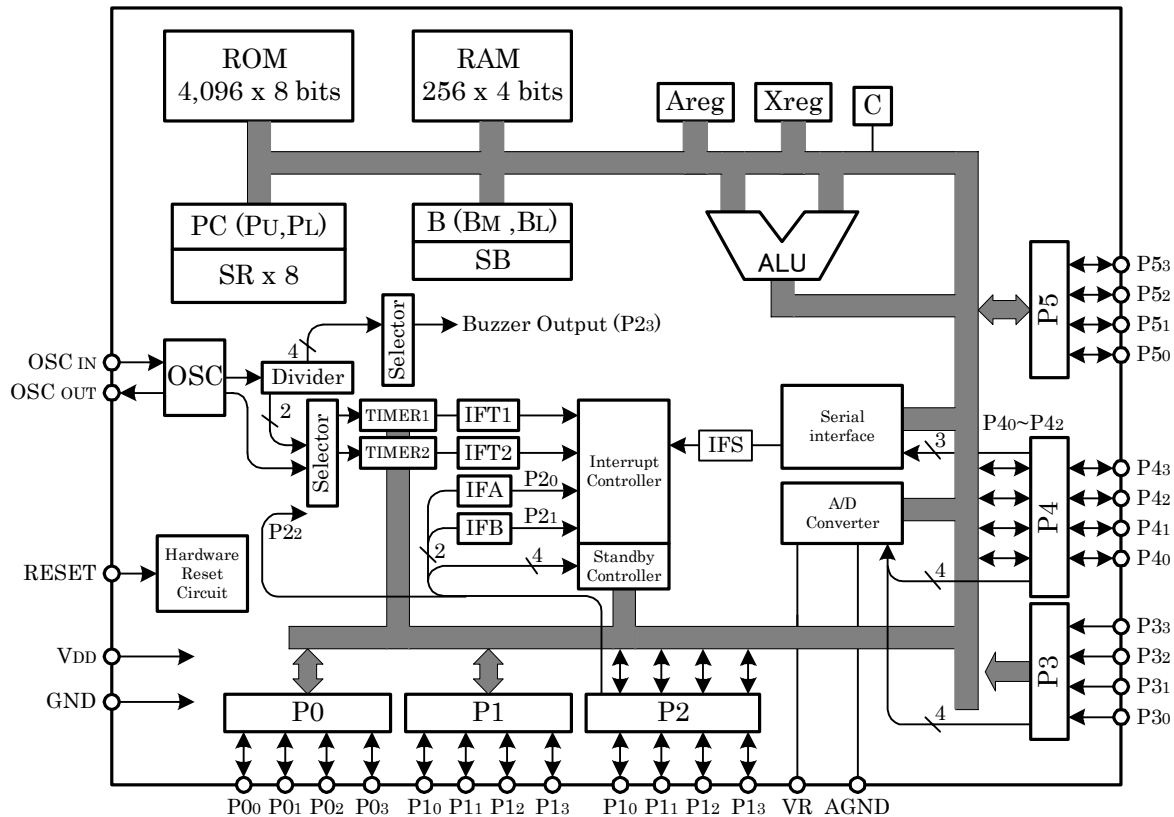
WMSM5K6 は、4 ビット並列処理機能、ROM、RAM、10 ビット A/D コンバーター、タイマ / カウンタ、及びシリアルインタフェース機能を 1 チップに集積した CMOS4 ビットマイクロコンピュータです。5 種類の割り込み、8 レベルのサブルーチンスタックを備えています。

さらに CMOS プロセスの採用により、低消費電力で、小型パッケージに収められているため、高精度充電器などの低消費電力でコンパクトな機器のコントローラに最適です。

1 , 特徴

- | | |
|-----------------------|----------------------------|
| 1, CMOS プロセス | 11, ウォッチドッグタイマ内臓 |
| 2, 4 ビット並列処理 | 8 ビット×1 本 (タイマ 2 と兼用) |
| 3, ROM 容量 4096×8 ビット | 12, シリアルインタフェース |
| 4, RAM 容量 256×4 ビット | 8 ビット同期式×1 回路 |
| 5, 命令数 52 種類 | 13, 大電流出力端子 |
| 6, サブルーチンネスティング 8 レベル | 15mA×8 本 (シンク電流) |
| 7, 入出力ポート | 14, 動作スピード |
| 入力端子 4 本 | 1.0 μs / 4.0 MHz (5V±10%) |
| 入出力端子 20 本 | 4.0 μs / 1.0MHz (2.0~5.5V) |
| 8, 割り込み | 15, 動作電圧 2.0~5.5V |
| 内部割り込み要因 3 種類 | 16, 動作温度 - 20 ~ + 70 |
| (タイマ×2、シリアルインタフェース×1) | 17, パッケージ |
| 外部割り込み要因 2 種類 | 36 ピン QFP (QFP036-P-1010) |
| (外部割り込み要因×2) | |
| 9, A/D コンバータ | |
| 分解能 10 ビット | |
| 入力本数 8 チャンネル | |
| 10, タイマ / イベントカウンタ | |
| 8 ビット×2 本 | |
| 15 ビット×1 本 (ディバイダ) | |

2 , ブロック図



ブロック図記号説明

A reg	: A レジスタ (アキュムレータ)	P0,P1,P2	: I/O ポート
ALU	: 論理演算器	P3,P4,P5	
B	: RAM アドレスレジスタ	PC	: プログラムカウンタ
C	: キャリフラグ	RAM	: データメモリ
IFA,IFB,IFS	: 割込要求フラグ	ROM	: プログラムメモリ
IFT1,IFT2		SB	: SB レジスタ (スタック Bレジ)
OSC	: システムクロック発生器	SR	: スタックレジスタ (スタック PC)
		X reg	: X レジスタ (サブアキュムレータ)

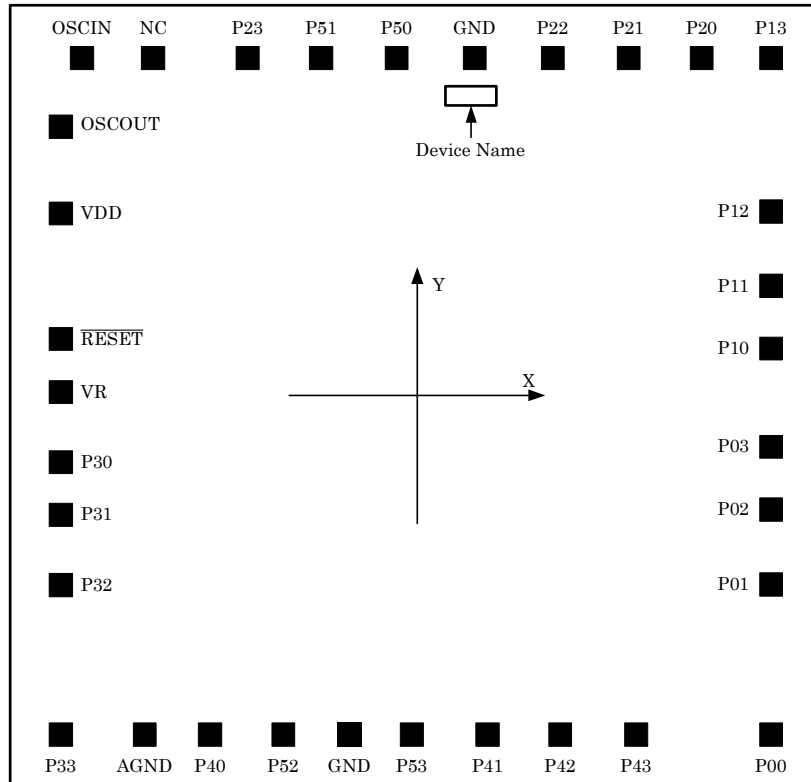
3 , 端子説明

端子名	I/O	機能
P00 ~ P03	I/O	並列入出力端子 : 4 ビット単位で入力/出力の切換えができる端子です。 出力端子に設定した時、それぞれのピンは 15mA (TYP.) のシンク電流を流す事が出来ます。
P10 ~ P13	I/O	並列入出力端子 : 4 ビット単位で入力/出力の切換えができる端子です。 出力端子に設定した時、それぞれのピンは 15mA (TYP.) のシンク電流を流す事が出来ます。
P20	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。 外部割込み入力端子とスタンバイ解除端子を兼用しています。
P21	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。 外部割込み入力端子とスタンバイ解除端子を兼用しています。
P22	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。 カウントロック入出力端子とスタンバイ解除端子を兼用しています。
P23	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。 ディバイダ分周クロックを出力するブザー出力端子とスタンバイ解除端子を兼用しています。
P30 ~ P33	I	並列入力端子 : 4 ビット単位の入力ができる端子です。A/D 入力端子を兼用しています。
P40	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。A/D 入力端子と S I O データ入力端子を兼用しています。
P41	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。A/D 入力端子と S I O データ出力端子を兼用しています。
P42	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。A/D 入力端子と S I O クロック端子を兼用しています。
P43	I/O	(個別) 入出力端子 : 個別に入力/出力の切換えができる端子です。A/D 入力端子を兼用しています。
P50 ~ P53	I/O	並列入出力端子 : 4 ビット単位の入力/出力の切換えができる端子です。
RESET	I	ハードウェアリセット端子 : マイコンをハードウェアリセットするための端子です。 通常は、RESET - GND 端子間に 0.1 μ F (TYP.) のコンデンサを接続します。
OSCIN, OSCOUT	I, O	マスタークロック用端子 : OSCIN-OSCOUT 端子間で外付け回路を構成し、マスタークロックを生成します。 マスタークロックを 4 分周 (1/4) したクロックがシステムクロックとなります。
VDD, GND	--	電源電圧用端子 : マイコンに電源を供給する端子です。
VR, AGND	--	A/D コンバータ基準電位用端子 : A/D ブロックに A/D 変換用の基準電位を供給します。 通常は VDD 端子に VR 端子を、GND 端子に AGND に接続します。

*1 ハードウェアリセット解除後、全ての入出力端子は入力端子に設定されます。

*2 全ての「入力端子」及び「入力端子に設定されているときの入出力端子」は、プルアップ抵抗を内蔵しています。

4 , PAD 配置図



Chip size : 3.18 (X) x 3.04 (Y) mm²

Pad size : 90 um x 90 um

PAD No.	Pin name	X (um)	Y (um)	PAD No.	Pin name	X (um)	Y (um)
1	P53	-21	-1322	18	P51	-376	1314
2	P41	274	-1322	19	P23	-662	1314
3	P42	559	-1322	20	NC	-1032	1314
4	P43	855	-1322	21	OSCIN	-1309	1314
5	P00	1382	-1322	22	OSCOUT	-1392	1046
6	P01	1382	-738	23	VDD	-1392	709
7	P02	1382	-445	24	<u>RESET</u>	-1392	220
8	P03	1382	-201	25	VR	-1392	13
9	P10	1382	182	26	P30	-1392	-260
10	P11	1382	426	27	P31	-1392	-466
11	P12	1382	716	28	P32	-1392	-740
12	P13	1382	1314	29	P33	-1392	-1322
13	P20	1111	1314	30	AGND	-1064	-1322
14	P21	825	1314	31	P40	-809	-1322
15	P22	529	1314	32	P52	-523	-1322
16	GND	224	1314	33	GND	-266	-1322
17	P50	-80	1314				

5 , 端子配置図

5 - 1 , 44 ピン LQFP パッケージ配置図 (PO-LQFP44-03)

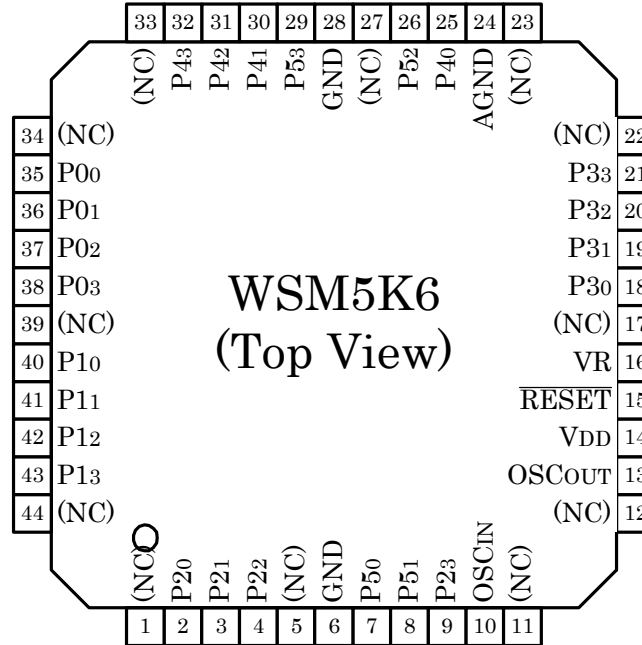


Fig. 1 44 ピン QFP パッケージ配置

Table 1 44 ピン QFP パッケージ配置

No.	Pin name	No.	Pin name	No.	Pin name	No.	Pin name
1	(NC)	12	(NC)	23	(NC)	34	(NC)
2	P20	13	OSCOUT	24	AGND	35	P00
3	P21	14	VDD	25	P40	36	P01
4	P22	15	RESET	26	P52	37	P02
5	(NC)	16	VR	27	(NC)	38	P03
6	GND	17	(NC)	28	GND	39	(NC)
7	P50	18	P30	29	P53	40	P10
8	P51	19	P31	30	P41	41	P11
9	P23	20	P32	31	P42	42	P12
10	OSCIN	21	P33	32	P43	43	P13
11	(NC)	22	(NC)	33	(NC)	44	(NC)

5 - 2 , 36 ピン QFP パッケージ配置図 (QFP36-P-1010)

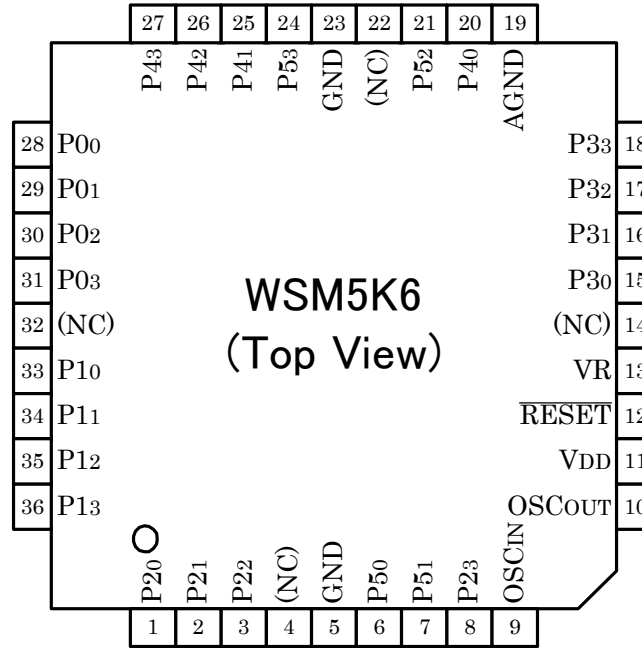


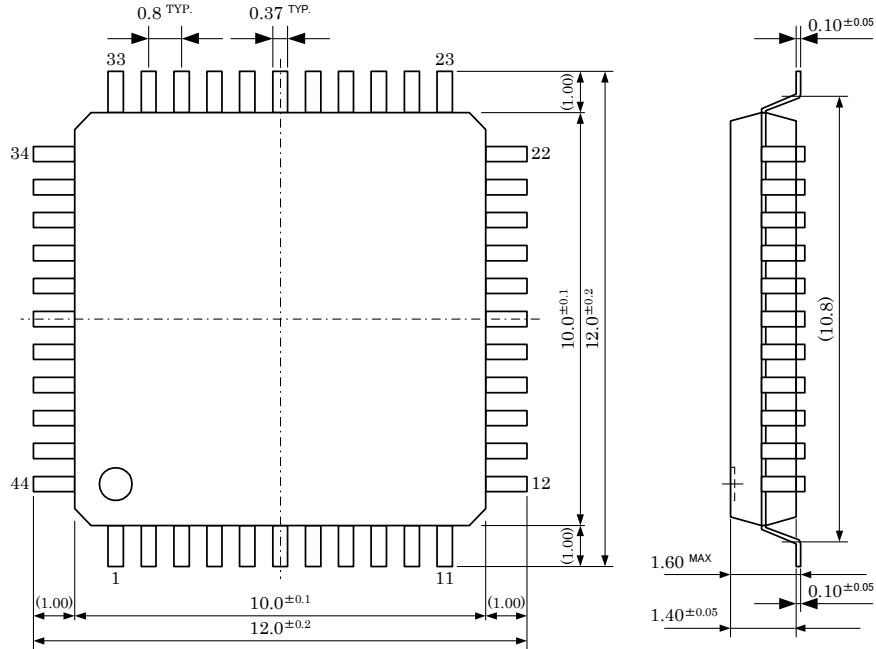
Fig. 2 36 ピン QFP パッケージ配置

Table 2 36 ピン QFP パッケージ配置

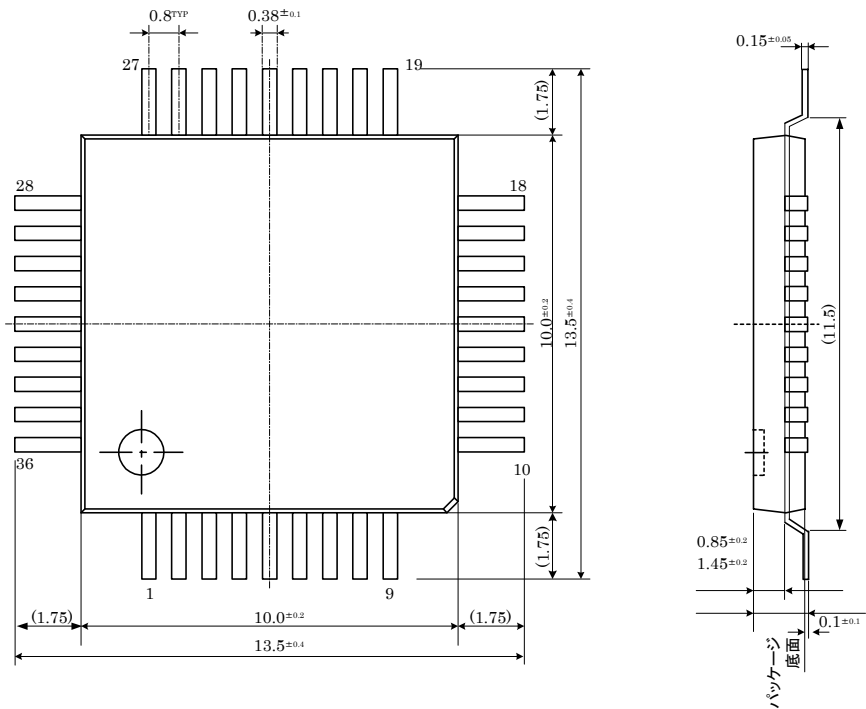
No.	Pin name	No.	Pin name
1	P20	19	AGND
2	P21	20	P40
3	P22	21	P52
4	(NC)	22	(NC)
5	GND	23	GND
6	P50	24	P53
7	P51	25	P41
8	P23	26	P42
9	OSCIN	27	P43
10	OSCOUT	28	P00
11	VDD	29	P01
12	RESET	30	P02
13	VR	31	P03
14	(NC)	32	(NC)
15	P30	33	P10
16	P31	34	P11
17	P32	35	P12
18	P33	36	P13

6 , パッケージ寸法

6 - 1 , 44 ピン LQFP (PO-LQFP44-03)



6 - 2 , 36 ピン QFP (QFP36-P-1010)



7 , 電気的特性

7 - 1 , 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	VDD		-0.3~+7.0	V
入力電圧	VIN		-0.3~VDD+0.3	V
出力電圧	VOUT		-0.3~VDD+0.3	V
最大出力電流	IOH	各出力端子 (ハイレベル)	4 **	mA
	IOL0	P00~P03, P10~P13 (ローレベル)	30 **	mA
	IOL1	上記以外の出力端子 (ローレベル)	4 **	mA
総出力電流	IOH	全ての出力端子 (ハイレベル)	20 **	mA
	IOL	全ての出力端子 (ローレベル)	120 **	mA
動作温度	TOPR		-20~+70 **	
保存温度	TSTG		-55~+150 **	

(**: 暫定値)

7 - 2 , 動作条件

項目	記号	条件	定格値	単位
電源電圧	VDD		2.0~5.5	V
命令実行時間	tCYC	VDD = 2.0V~5.5V	4~122 **	μ s
		VDD = 5.0V \pm 10%	1~122 **	
システムクロック周波数	fSYS	VDD = 2.0V~5.5V	250k~8.192k **	Hz
		VDD = 5V \pm 10%	1M~8.192k **	
マスタークロック周波数 (OSCIN-OSCOOUT 端子間)	fosc	VDD = 2.0V~5.5V	1M~32.768k **	Hz
		VDD = 5.0V \pm 10%	4M~32.768k **	

(**: 暫定値)

7 - 3 , DC 電気的特性

(ToRR = -20~70 、特記しない限り Type. 値の条件は VDD=5.0V または 3.0V)

項目	記号	条件		定格値			単位	注
				MIN.	TYP.	MAX.		
入力電圧	V _{IH1}			0.8 × VDD		VDD	V	1
	V _{IL1}			0		0.2 × VDD		
	V _{IH2}			0.9 × VDD		VDD	V	2
	V _{IL2}			0		0.1 × VDD		
入力電流	I _{IL1}	V _{IN} = 0V	VDD = 2.0~3.3V	2	25	90	μA	3 **
	I _{IH1}		VDD = 4.5~5.5V	25	70	250		
	I _{IL2}	V _{IN} = 0V			1	10	μA	4 **
	I _{IH2}	V _{IN} = VDD			1	10		
出力電流	I _{OL1}	V _O = 1.0V	VDD = 2.0~3.3V	3	15		mA	5 **
			VDD = 4.5~5.5V	15	25			
	I _{OH1}	V _O = VDD-0.5V	VDD = 2.0~3.3V	0.2	1.5			
			VDD = 4.5~5.5V	1.0	2.2			
	I _{OL2}	V _O = 0.5V	VDD = 2.0~3.3V	70	600		μA	6 **
			VDD = 4.5~5.5V	400	1000			
消費電流	I _{DD}	fosc = 2MHz	VDD = 4.5~5.5V		1600	3500	μA	7 **
			VDD = 2.0~3.3V		400	1100		
		fosc = 1MHz	VDD = 4.5~5.5V		850	1700		
			VDD = 2.0~3.3V		28	170		
	I _{HALT}	fosc = 2MHz	VDD = 4.5~5.5V		900	1800	μA	8 **
			VDD = 2.0~3.3V		500	1100		
		fosc = 1MHz	VDD = 4.5~5.5V		20	75		
			VDD = 2.0~3.3V		25	120		
	I _{STOP}	セラミック発振時	VDD = 2.0~3.3V			3		
		クリスタル発振時 (32.768kHz)	VDD = 2.0~5.5V		3	12		
			VDD = 4.5~5.5V		12	30		
	I _{VR}	A/D 動作時	VDD = 2.0~3.3 V		180	420	μA	9 **
		A/D 非動作時	VDD = 4.5~5.5V		300	650		
			VDD = 2.0~5.5V			3	μA	10 **
A/D 変換	n	分解能			10		bit	
	微分直線性誤差	fosc = 2MHz TOPR = 25	VDD=AVDD=5.0V		±2.5	±4.0	LSB	
	直線性誤差	fosc = 2MHz TOPR = 25	VDD=AVDD=5.0V		±3.2	±5.0		
	総合誤差	fosc = 2MHz TOPR = 25	VDD=AVDD=5.0V		±4.0	±6.0		

注 1: 適用端子: P00~P03, P10~P13, P22, P23, P30~P33 (デジタル入力モード時), P41, P43 (デジタル入力モード時), P50~P53

注 2: 適用端子: OSCIN, RESET, P20, P21, P40, P42 (デジタル入力モード時)

注 3: 適用端子: P40~P43, P30~P33 (デジタル入力モード時), RESET, P20~P23, P50~P53, P00~P03, P10~P13

注 4: 適用端子 pins: P30~P33, P40~p43 (A/D 端子として使用したとき)

注 5: 適用端子: P00~P03, P10~P13 (大電流ポート)

注 6: 適用端子: P20~P23, P40~P43, P50~P53 (出力モード時)

注 7: 無負荷状態 (A/D 変換停止時) MAX 値は VDD = 5.5V (または 3.3V) TOPR = -20Deg. 値 (ロットばらつき含む)

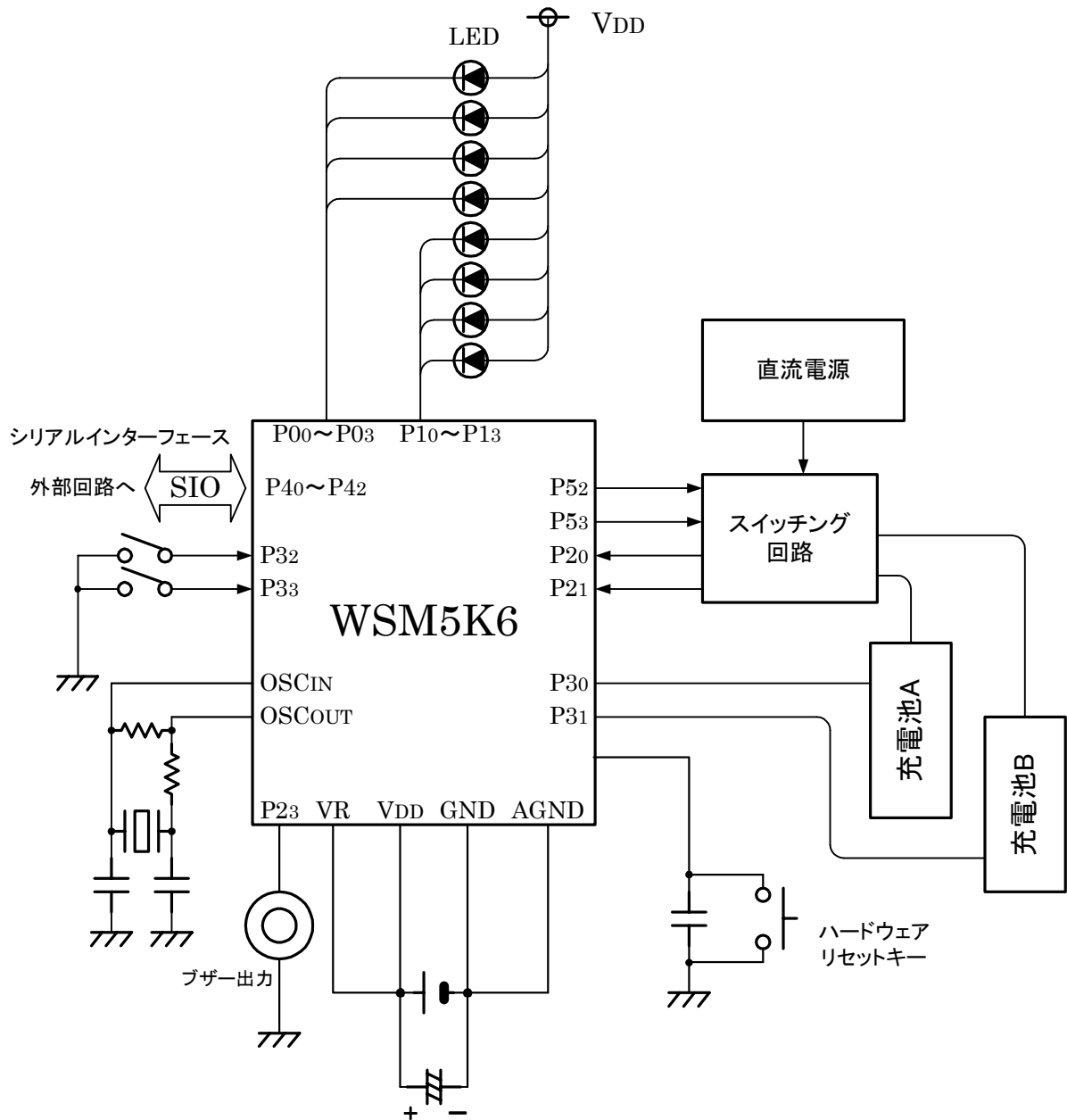
注 8: 無負荷状態 (A/D 変換停止時) Max. 値は VDD = 5.5V (または 3.3V) TOPR = -20Deg 値 (ロットばらつき含む)

注 9: A/D 変換動作時 (及び動作許可状態) VR 端子に流れ込む電流

注 10: A/D 変換停止時 (及び動作停止状態) VR 端子に流れ込む電流

(**: 暫定値)

8 , システム応用例 (多機能充電器)



Shinten Sangyo Taiwan Co., Ltd. 10F-1, 482, SEC, Chung Hsiao East. Road, Taipei, TAIWAN, R.O.C

Tel: +886 (0) 2-2346-5280 Fax: +886 (0) 2-2346-5281

進展産業株式会社 161-0032 東京都新宿区中落合 1 - 1 2 - 8

Tel: 03-5982-4941 Fax 03-5982-4991

<http://www.shintensangyo.co.jp>